

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-148844

(43)Date of publication of application : 07.06.1990

BEST AVAILABLE COPY

(51)Int.Cl.

H01L 21/3205  
H01L 21/316  
H01L 21/318  
// H01L 21/302

(21)Application number : 63-303269

(71)Applicant : SONY CORP

(22)Date of filing : 30.11.1988

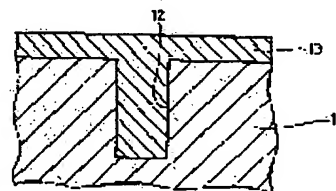
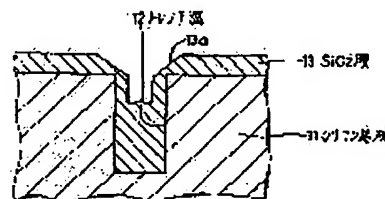
(72)Inventor : GOCHO TETSUO  
SATO JUNICHI  
KADOMURA SHINGO

## (54) METHOD OF FILLING IN TRENCH

## (57)Abstract:

**PURPOSE:** To make it possible to realize the filling in a trench having a high aspect ratio with an insulating film and the flattening of the surface with excellent flatness characteristics by using oxygen or nitrogen ions as etching species, forming an insulating film, adding rare gas into the etching species, and forming the insulating film.

**CONSTITUTION:** A trench 12 having a 1- $\mu$ m depth and 0.46- $\mu$ m width is provided in a silicon substrate 11. Bias ECR and plasma CVD are performed on the substrate 11. An SiO<sub>2</sub> film 13 is deposited on the flat surface of the substrate 11 to a thickness of about 7,000 Å. The conditions of the CVD are as follows: when 24 SCCM of SiH<sub>4</sub> and 40 SCCM of O<sub>2</sub> gas which is to become etching species are made to flow, the shoulder part of the trench 12 is not chipped; and an over-cut part 13a is formed at an SiO<sub>2</sub> film 13. Then, the trench 12 is filled in to the depth of about 70% with the SiO<sub>2</sub> film 13. Then, the conditions of the CVD are set as follows: 12 SCCM of SiH<sub>4</sub> gas; 20 SCCM of O<sub>2</sub> gas; and 45 SCCM of Ar gas. SiO<sub>2</sub> is deposited until the SiO<sub>2</sub> film 13 is flattened.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-148844

⑬ Int. Cl.<sup>5</sup> 識別記号 庁内整理番号 ⑭ 公開 平成2年(1990)6月7日  
H 01 L 21/3205  
21/316 X 6810-5F  
21/318 B 6810-5F  
// H 01 L 21/302 N 8223-5F  
6810-5F H 01 L 21/88 K  
審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 トレンチ埋込み方法

⑯ 特 願 昭63-303269

⑰ 出 願 昭63(1988)11月30日

⑱ 発 明 者 牛 腸 哲 雄 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
⑲ 発 明 者 佐 藤 淳 一 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
⑲ 発 明 者 門 村 新 吾 東京都品川区北品川6丁目7番35号 ソニー株式会社内  
⑳ 出 願 人 ソ ニ ー 株 式 会 社 東京都品川区北品川6丁目7番35号  
㉑ 代 理 人 弁 理 士 志 賀 富 士 弥 外 1 名

明 細 書

1. 発明の名称

トレンチ埋込み方法

2. 特許請求の範囲

(1) 半導体基板のトレンチ部にバイアスECR  
プラズマCVDにより絶縁膜を埋め込むに際し、  
酸素又は窒素イオンをエッチング種として絶縁膜  
を形成し、次いで希ガスを前記エッチング種に添  
加して絶縁膜を形成することを特徴とするトレン  
チ埋込み方法。

(2) 半導体基板のトレンチ部にバイアスECR  
プラズマCVDによりSiO<sub>2</sub>膜を埋め込むに際  
し、酸素イオンのみをエッチング種として前記ト  
レンチ部の深さの5〜8割までSiO<sub>2</sub>膜を形成  
し、次いで希ガスを前記エッチング種に添加して  
SiO<sub>2</sub>膜を形成することを特徴とするトレンチ  
埋込み方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、バイアスECR(Electron Cyclotron

Resonance)プラズマCVDを用いたトレンチ埋  
込み方法に関する。

[発明の概要]

本発明は、半導体基板のトレンチ部にバイアス  
ECRプラズマCVDにより絶縁膜を埋め込むに  
際し、酸素又は窒素イオンをエッチング種として  
絶縁膜を形成し、次いで希ガスを前記エッチング  
種に添加して絶縁膜を形成することにより、

アスペクト比の高いトレンチを、開口部を削  
ることなく平坦に埋め込めるようにしたものであ  
る。

[従来の技術]

近年、実用化を迎えたバイアスECRプラズマ  
CVD法は、絶縁膜の堆積とエッチングとを同時  
に行なえると共に、低ガス圧下での膜形成が可能  
であり、バイアス印加によってプラズマCVD法  
に比べステップカバレッジも良好にでき、また、  
平坦化絶縁膜の形成も可能にする段階になってき

た。

バイアスECRプラズマCVD装置としては、例えば第3図に示すようなものがあり、マイクロ波導入部1よりマイクロ波(2.45GHz)を導入し、プラズマ室2に導入された酸素(O<sub>2</sub>)をプラズマ化し、このプラズマ流3をSiH<sub>4</sub>ガス存在下でウエハ4に供給し、該ウエハ4上にSiO<sub>2</sub>膜の形成を行なうようになっている。なお、図中5はマグネットコイルであり、6は試料台であって、試料台6には高周波電力を印加してバイアスを付加している。

所るバイアスECRプラズマCVD法の応用例としてトレンチアイソレーションの埋込み平坦化がある。これは、上述のようにバイアスECRプラズマCVD法の特徴を生かして高アスペクト比のトレンチを埋め込むというものである。バイアスECRプラズマCVDは、バイアスを印加しないノンバイアス条件で膜形成を行なうと高アスペクト比のトレンチを埋め込む場合、第4図に示すように、シリコン板7のトレンチ開口部でSiO<sub>2</sub>

層を良好に埋め込んで平坦化し、さらに、半導体基板のトレンチ開口部を損傷することのないトレンチ埋込み方法を得んとするものである。

#### 【課題を解決するための手段】

そこで、本発明は、半導体基板のトレンチ部にバイアスECRプラズマCVDにより絶縁膜を埋め込む際、酸素又は酸素イオンをエッチング種として絶縁膜を形成し、次いで希ガスを前記エッチング種に添加して絶縁膜を形成することを、その主たる解決手段としている。

#### 【作用】

酸素又は酸素イオンをエッチング種としてバイアスECRプラズマCVDを行なうことにより、トレンチ溝内壁上に沿って絶縁膜が断面略U字形状に堆積する。次に、希ガスを前記エッチング種に添加してバイアスECRプラズマCVDを行なうことにより、トレンチ溝内の絶縁膜で形成された凹部は徐々に埋め込まれ、平坦に形成される。

#### 特開平2-148844(2)

膜8どうしが快まり底部へのSiO<sub>2</sub>の堆積が少なくなり、SiO<sub>2</sub>膜8内に空洞9が発生する問題があった。

そこで、バイアスを印加してスパッタ成分を持たせトレンチ開口部でのSiO<sub>2</sub>膜8どうしの快まりを抑制しながら膜形成を行なう必要がある。一般には、アルゴン(Ar)等の希ガスをエッチング種として用いてバイアスECRプラズマCVDを行なうと、第5図に示すように、トレンチ開口部でのSiO<sub>2</sub>膜8どうしの快まりを防止している。

#### 【発明が解決しようとする課題】

しかしながら、このようにアルゴン(Ar)等の希ガスをエッチング種として用いたバイアスECRプラズマCVDによる従来例にあっては、第5図に示したように、トレンチ開口部(開口部)が削られてしまう問題点があり、アスペクト比が高くなるに従って特に問題化する傾向がある。

本発明は、このような従来の問題点に着目して創案されたものであって、アスペクト比の高いト

#### 【実施例】

以下、本発明に係るトレンチ埋込み方法の詳細を図面に示す実施例に基づいて説明する。

#### (第1実施例)

第1図A及び第1図Bは、本発明の第1実施例を示している。

本実施例は、半導体基板としてのシリコン基板11に形成された、深さ1μm、幅寸法0.46μmのトレンチ溝12にSiO<sub>2</sub>膜13を埋め込んだ例である。

先ず、シリコン基板11上に、バイアスECRプラズマCVDを行ない、該基板11の平坦面上にSiO<sub>2</sub>膜13を約7000Å堆積させる。このバイアスECRプラズマCVDの条件は、実効マイクロ波パワー800Wで、SiH<sub>4</sub>ガスを24SCCM、エッチング種となるO<sub>2</sub>ガスを40SCCMを流し、圧力~5×10<sup>-4</sup>torrでREバイアスを300W印加する。このとき、第1図Aに示すように、トレンチ溝12の凹部は、削

## 特開平2-148844(3)

られることごとがなく、また、SiO<sub>2</sub>膜13にはオーバーカット部13aが形成される。さらに、トレンチ溝12はSiO<sub>2</sub>膜13で約70%の深さまで埋め込まれるようにする。

次に、バイアスECRプラズマCVDの条件を、実効マイクロ波パワー800W、SiH<sub>4</sub>ガスを12SCCM、O<sub>2</sub>ガスを20SCCM、Arガスを43SCCM、圧力 $\sim 1 \times 10^{-2}$ torr、RFバイアス300Wに設定し、第1図Bに示すように、SiO<sub>2</sub>膜13が平坦化されるまでSiO<sub>2</sub>の堆積を行なう。

ここで、第1図Aに示した最初の工程により、SiO<sub>2</sub>膜にオーバーカット部13aが形成されていたため、第1図Bに示す後の工程で埋込みが容易となる。このため、本実施例においては、エッチング中にO<sub>2</sub>ガス（酸素イオン）のみを用いてバイアスECRプラズマCVDを行なった場合よりも、トレンチ溝12の上部に堆積されるSiO<sub>2</sub>膜13が薄くて平坦化できる利点がある。

(第2実施例)

を短くすることで、エッチングイオンの斜め成分を増加させる。すると、トレンチ溝12内のSiO<sub>2</sub>膜13の溝底部のエッチングに寄与するイオンはシャドウ効果により、溝底部中心付近へ入射するイオン数が溝周辺部に入射するイオン数より多くなり、溝底部に堆積されたSiO<sub>2</sub>膜13の形状は、中心部が薄く周辺部が厚いラウンド形状となる(第2図C)。なお、本実施例においては、アルゴン(Ar)を用いたがアルゴンより質量の大きいクリプトン(Kr)、キセノン(Xe)等の希ガスをを用いてもよい。

次に、バイアスECRプラズマCVDの条件を、SiH<sub>4</sub>を12SCCM、O<sub>2</sub>を20SCCM、Arを43SCCM、実効マイクロ波パワーを800W、RFパワーを300W、圧力を $\sim 1 \times 10^{-2}$ torrに設定し、SiO<sub>2</sub>膜13が平坦化されるまで堆積を行う(第2図D)。このとき、第2図Cに示すようなSiO<sub>2</sub>膜13の溝周辺部が薄く、溝中心部が厚くなるカバレッジであっても上記したラウンド形状により、そのカバレッジが相

第2図A～第2図Dは、本発明の第2実施例を示している。

本実施例は、第2図Aに示すように、まずシリコン基板11上に形成したSiO<sub>2</sub>膜13をマスクとして異方性エッチングしてトレンチ溝12を形成する。

次に、エッチングマスクとして用いたSiO<sub>2</sub>膜13を残したまま、バイアスECRプラズマCVDを行なう(第2図B)。このバイアスECRプラズマCVDの条件は、SiH<sub>4</sub>を24SCCM、エッチング種としてのO<sub>2</sub>を40SCCMで流し、圧力 $\sim 5 \times 10^{-2}$ torrで実効マイクロ波パワー800W、RFパワー300Wを印加する。この場合、エッチング率のほうが堆積率より高いため、SiO<sub>2</sub>膜13の開口部にはオーバーエッチ部13aが形成される。

次に、条件として、エッチング種となるアルゴン(Ar)を50SCCM、実効マイクロ波パワーを800W、RFパワーを300W、圧力を $1 \times 10^{-2}$ torrと高めに設定し、平均自由工程

設されて良好な埋込みが行なえる。また、同図に示すようにSiO<sub>2</sub>膜13の開口部がテーパ状のオーバーエッチ部13aとなっているため、開口部が狭くなることがない。

以上、実施例について説明したが、本発明においては、この他各種の設計変更が可能であり、例えば、希ガスとしてアルゴン(Ar)の以外のものを用いてもよい。

また、上記両実施例においては、絶縁膜としてSiO<sub>2</sub>膜を適用したが、窒化シリコン膜をトレンチ溝に形成する場合にも適用可能であり、この場合、エッチング種として窒素イオンを用いる。

また、本発明においては、酸素イオンをエッチング種として用いバイアスECRプラズマCVDによるSiO<sub>2</sub>膜の堆積はトレンチ溝の深さに対して5～8割までの深さ形成すると、後の希ガスをを用いたバイアスECRプラズマCVDによるSiO<sub>2</sub>膜の堆積、平坦化が特に良好であった。

[発明の効果]

以上の説明より明らかなように、本発明に係る  
トレンチ埋込み方法によれば、アスペクト比の高  
い溝内への絶縁膜の埋込み平坦化が良好な平坦特  
性で実現出来る効果がある。特に、半導体基板の  
トレンチ溝開口部を削ることなく絶縁膜の埋込み  
平坦化が可能となる。

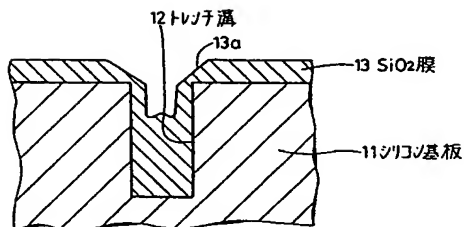
#### 4. 図面の簡単な説明

第1図A及び第1図Bは本発明に係るトレンチ  
埋込み方法の第1実施例を示す断面図、第2図A  
～第2図Dは同第2実施例を示す断面図、第3図  
はバイアスECRプラズマCVD装置の説明図、  
第4図及び第5図は従来例を示す断面図である。

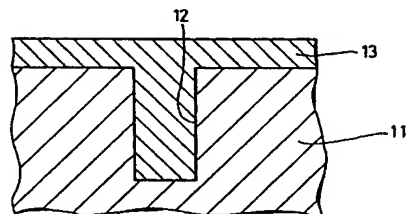
11…シリコン基板、12…トレンチ溝、13  
…SiO<sub>2</sub>膜。

代理人 志賀 嘉士 弥  
外1名

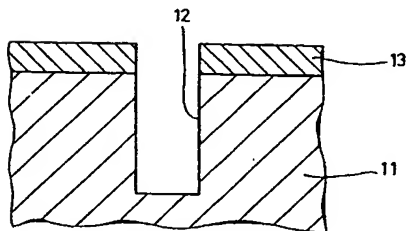
特開平2-148844(4)



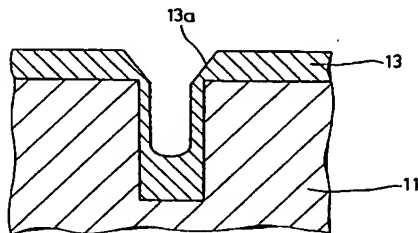
第1実施例の断面図  
第1図A



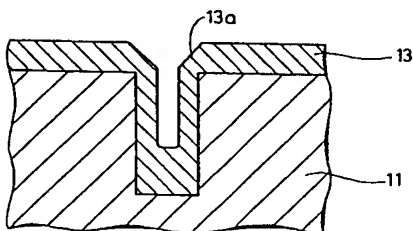
第1実施例の断面図  
第1図B



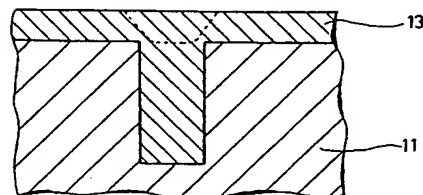
第2実施例の断面図  
第2図A



第2実施例の断面図  
第2図C



第2実施例の断面図  
第2図B

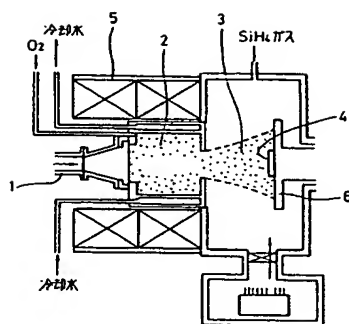


第2実施例の断面図  
第2図D

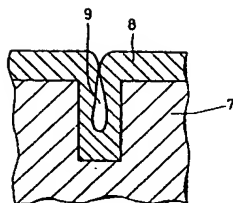
(5)

特開平2-148844

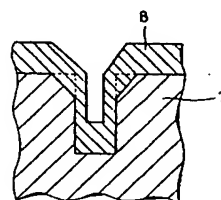
特開平2-148844(5)



バイアスECRプラズマCVD装置  
第3図



従来例の断面図  
第4図



従来例の断面図  
第5図

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成9年(1997)1月10日

【公開番号】特開平2-148844

【公開日】平成2年(1990)6月7日

【年通号数】公開特許公報2-1489

【出願番号】特願昭63-303269

【国際特許分類第6版】

H01L 21/3205

21/316

21/318

// H01L 21/3065

【F1】

H01L 21/88 K 8427-4M

21/316 X 8719-4M

21/318 B 8719-4M

21/302 N 7352-4M

# 手続補正書

平成7年11月30日

特許庁長官殿

## 1. 事件の表示

昭和63年特許願第303269号



## 2. 補正をする者

事件との関係 出願人

ソニー株式会社

## 3. 代理人

〒104

東京都中央区明石町1番29号 放済会ビル

電話 03-3545-2261 (代表)

FAX 03-3545-5560

識別番号 100062199

弁理士 志賀 富士弥



## 4. 補正の対象

(1) 明細書の発明の詳細な説明の欄。

(2) 図面。

## 5. 補正の内容

(1) 明細書中第5頁第2行目の「損傷することなの」を、「損傷することの」に補正する。

(2) 明細書中第5頁第18行目の「除々に埋め込まれ、」を、「徐々に埋め込まれ、」に補正する。

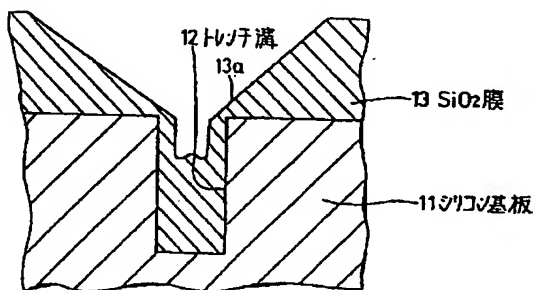
(3) 明細書中第6頁第17行目の「SCCMを流し、」を、「SCCM渡し、」に補正する。

(4) 明細書中第6頁第17～18行目の「REバイアス」を、「RFバイアス」に補正する。

(5) 明細書中第9頁第17～18行目の「第2図C」を、「第1図A」に補正する。

(6) 図面の「第1図A」を別紙の通り補正する。

以上



第1実施例の断面図  
第1図A